

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **56-081678**

(43)Date of publication of application : **03.07.1981**

(51)Int.Cl.

C23F 1/00

C23F 1/08

// H01L 21/302

(21)Application number : **54-156913**

(71)Applicant : **TOSHIBA CORP**

(22)Date of filing : **05.12.1979**

(72)Inventor : **OKANO HARUO**

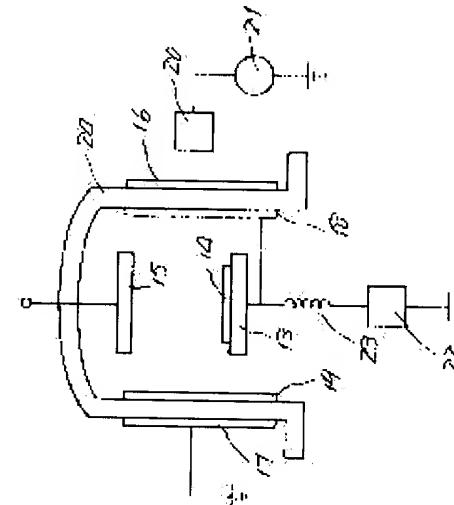
**HORIIKE YASUHIRO**

## **(54) METHOD AND APPARATUS FOR PLASMA ETCHING**

### **(57)Abstract:**

**PURPOSE:** To perform etching without undercut, by applying a DC current superimposed with AC voltage to an electrode on which a material to be etched is placed, arranged in a plasma.

**CONSTITUTION:** High frequency electric power supplied from a high frequency electric power source 21 is applied through a matching circuit 20 to discharge electrodes 16, 17 at the outer periphery of a bell jar 24 to form plasma. Electrodes 15 which intersect discharge electrodes 16, 17 at right angles are provided in the bell jar. Material to be etched 14 is placed on the electrode 13 which is connected to a DC source 22. Auxiliary electrodes 18, 19 are provided at the inside of the high frequency electrodes 16, 17 with interposition of the bell of the bell jar 24, and the auxiliary electrode 18 adjacent to the electrode 16, and the electrode 13 are connected with a coil 23. DC voltage and AC voltage are superimposed applied through electrodes 13, 18 to the electrode 13 and the surface of the material to be etched 14 by suitable selection of the variable DC source 22. Thus etching without undercut is performed by energizing the electrode with a bias applying means having bias adjusting means.



### **LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

CLIPPEDIMAGE= JP356081678A

PAT-NO: JP356081678A

DOCUMENT-IDENTIFIER: JP 56081678 A

TITLE: METHOD AND APPARATUS FOR PLASMA ETCHING

PUBN-DATE: July 3, 1981

INVENTOR-INFORMATION:

NAME

OKANO, HARUO

HORIIKE, YASUHIRO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
TOSHIBA CORP	N/A

APPL-NO: JP54156913

APPL-DATE: December 5, 1979

INT-CL (IPC): C23F001/00;C23F001/08 ;H01L021/302

ABSTRACT:

PURPOSE: To perform etching without undercut, by applying a DC current superimposed with AC voltage to an electrode on which a material to be etched is placed, arranged in a plasma.

CONSTITUTION: High frequency electric power supplied from a high frequency electric power source 21 is applied through a matching circuit 20 to

discharge

electrodes 16, 17 at the outer periphery of a bell jar 24 to form plasma.

Electrodes 15 which intersect discharge electrodes 16, 17 at right angles are

provided in the bell jar. Material to be etched 14 is placed on the electrode

13 which is connected to a DC source 22. Auxiliary electrodes 18, 19 are

provided at the inside of the high frequency electrodes 16, 17 with interposition of the bell of the bell jar 24, and the auxiliary electrode 18

adjacent to the electrode 16, and the electrode 13 are connected with a coil

23. DC voltage and AC voltage are superimposed applied through electrodes 13,

18 to the electrode 13 and the surface of the material to be etched 14 by

suitable selection of the variable DC source 22. Thus etching without undercut

is performed by energizing the electrode with a bias applying means having bias

adjusting means.

COPYRIGHT: (C)1981,JPO&Japio

## ⑯ 公開特許公報 (A)

昭56-81678

⑮ Int. Cl.<sup>3</sup>  
C 23 F 1/00  
1/08  
// H 01 L 21/302

識別記号  
厅内整理番号  
6793-4K  
6793-4K  
6741-5F

⑯ 公開 昭和56年(1981)7月3日  
発明の数 2  
審査請求 未請求

(全5頁)

## ⑯ プラズマエッティング方法及びその装置

⑰ 発明者 堀池靖浩

川崎市幸区小向東芝町1 東京芝浦電気株式会社総合研究所内

⑰ 特願 昭54-156913

⑰ 出願人 東京芝浦電気株式会社

昭54(1979)12月5日

川崎市幸区堀川町72番地

⑰ 発明者 岡野晴雄

⑰ 代理人 弁理士 則近憲佑 外1名

川崎市幸区小向東芝町1 東京芝浦電気株式会社総合研究所内

## 明細書

## 1. 発明の名称

プラズマエッティング方法及びその装置

## 2. 特許請求の範囲

(1) 反応性の導入ガスから高周波プラズマ放電を生じさせて被エッティング物をエッティングするに際し、エッティング室内に前記被エッティング物を載置するよう新たに電極を設け、この載置電極に交流と直流電圧を重畳して印加し、このバイアスを調整して前記エッティングを行なうことを特徴とするプラズマエッティング方法。

(2) バイアス調整は直流電圧を変えることにより行なうことを特徴とする前記特許請求の範囲第1項記載のプラズマエッティング方法。

(3) 反応性の導入ガスから高周波プラズマ放電を生じさせて被エッティング物をエッティングするプラズマエッティング装置に於て、エッティング室内に前記被エッティング物を載置するよう新たに電極を設け、さらにこの載置電極に交流と直流電圧を重畳して印加するバイアス印加手段と、このバイア

スを適正値に調整するバイアス調整手段とを付加したことを特徴とするプラズマエッティング装置。

## 3. 発明の詳細な説明

本発明はプラズマエッティング方法及びその装置に関する。

最近、集積回路素子の微細化の要求に対して、従来の溶液を用いた湿式エッティング方法に代り平行平板型のリアクタに、反応性ガスを導入し、13.56MHz等の高周波電力を印加することによりグロー放電を生じさせ、プラズマ中の正イオンや中性活性種(原子、分子)により被エッティング物をアンダカットなくエッティングできる反応性イオンエッティング(RIE)あるいは反応性スピッタエッティング(RSE)と呼ばれている方法が盛んに用いられている。

例えば、シリコン上のシリコン酸化膜のエッティングには、CF<sub>4</sub>/H<sub>2</sub>系のガスが広く用いられ、あるいはアルミニウムのエッティングは、C<sub>2</sub>F<sub>6</sub>/Ar, C<sub>2</sub>F<sub>6</sub>, BC<sub>2</sub>F<sub>8</sub>/O<sub>2</sub>等のガスにより行われ、半導体素子の製造工程、すなわちコンタクトホール、配線材料の

形成に適用されつつある。

RIE(RSE)でのプラズマ放電の一般的な様子は以下の様に考えられている。すなわち、互いに対向配置された電極の一方に 13.56 MHz 等の高周波電力(RF)が印加されてプラズマが形成されると、イオンと電子の運動度の違いにより RF 印加側電極(以下陰極と称す)上に負の自己バイアス直流電圧が誘起され(この電圧を接地電位から測定して  $V_{DC}$  と称す)、プラズマ中の正イオンはこの電圧により加速されて陰極上へ衝突する。この時、陰極表面から 2 次電子が放出され、プラズマはこの 2 次電子により維持される。ここで、前記陰極と対向して配置されている電極(以下陽極と称す)上にも直流電圧が誘起されるが、この電圧(接地電位から測定したプラズマ中の電位  $V_P$ )は高々 12 ~ 20 eV 程度であり、 $V_{DC}$  に比べて非常に小さい。

RIE でのシリコン酸化膜のエッティングは、前記  $V_{DC}$  による正イオンの衝撃を積極的に利用して行われ、実際、同じ RF 電力のもとでは、放電圧力が低い程( $V_{DC}$  大きくなる)そのエッティング速度

(3)

構成によりフィルム堆積の有無に差があり、またガスの成分比や電圧等に依存することなどが報告されている (J.W.Coburn 他, J.Vac.Sci.Technol., 16(2), 391, (1979))。

本発明者等は本発明に先立ち第 1 図のようすにプラズマ内に、直流電圧を印加するための電極(1)を設け、この電極(1)上に被エッティング物(2)を置き、可変な直流電圧源(3)により、プラズマ中の正イオンを、前記有機フィルムの堆積が生じない程度まで加速して被エッティング物に衝突させてシリコンをアンダカットなくエッティングしようと試みた。ここでは、プラズマは例えば石英製のベルジャ(エッティング室)の外周に設けられた 1 対の平板型電極(6)(7)に、整合回路(8)を介して高周波電力(9)を印加することにより形成される。第 2 図は、このような方法により、実際にレジスト<sup>10</sup>マスクのシリコン<sup>11</sup>をエッティングした時の断面形状を示すもので、エッティング壁<sup>12</sup>が中央部に比べ異常な速さでエッティングされることがわかった。これは、レジスト表面の帶電現象により、マスクエッヂの電界が強く

が大きくなる。

これに対して、最近のマイクロ波励起によるシリコンエッティングに関する報告(鈴木敏三他, Japan.J.appl.phys.16, 1979(1977))によると  $CF_4 + O_2$  放電により、 $10^{-3}$  Torr 台の放電圧力でシリコンはプラズマ自体の電位  $V_P$  程度の低い電圧でも充分エッティングされることが明らかにされた。しかし、従来の先述平行平板型のプラズマエッティング装置において、前記陽極上にシリコンを置くことにより、 $CF_4$  グロー放電中にさらしても、エッティングは全くされず、フロロカーボン系の有機フィルムの堆積を生じることになる。この有機フィルムの堆積は、シリコン上のみならず、陽極全体にわたって発生し、酸素を導入することにより防ぐことができるということが報告されているが、レジストのエッティング速度も非常に速くなり、また後退も著しく、その結果、エッティング中にバターン幅が変化するなど実用的でない。この有機フィルムの堆積に関しては、例えば上述したことにより明らかのように、同じ電圧でも使用ガス装置、装置

(4)

なったためであると考えられる。

本発明の一つの目的は、このような異状なエッティングの進行を防止することである。

又、本発明の他の目的は、さらに充分なエッティング選択性を得ることである。

以下、本発明の実施例を図面を参照しながら説明する。

第 3 図は本発明の実施例を示す図で、プラズマは、高周波電源<sup>20</sup>により RF を整合回路<sup>21</sup>を介して、互いに対向して配置された石英製のベルジャ(エッティング室)<sup>22</sup>外周の放電電極<sup>23</sup>に印加することにより形成される。そして内側と直交するよう電極<sup>24</sup>がエッティング室内に設けられている。プラズマ内には直流電圧を印加するための電極<sup>25</sup>、および該電極上に被エッティング<sup>26</sup>が置かれ、電極<sup>25</sup>には直流電源<sup>27</sup>がコイル<sup>28</sup>により接続されている。また、前記高周波電極<sup>23</sup>の内側には、石英ベルジャ<sup>22</sup>をはさんで、ほぼ同一面積の補助電極<sup>29</sup>が設けられ、RF 印加側電極<sup>23</sup>に接する補助電極<sup>30</sup>と、前記直流電圧印加電極<sup>25</sup>とコイル

(5)

(6)

の間は電気的に接続されている。

このような装置構成において、補助電極⑩上には、ベルジャの壁容量( $C_w$ )を介して高周波電圧が誘起されことになり、可変な直流電源⑬を適当に選ぶことにより電極⑨及び被エッティング物表面⑭には⑨⑩間の接続線を伝って交流電圧に相乗した直流電圧が印加されることになる。ここで、コイル⑮のインピーダンスは容量インピーダンス $1/C_w$ より充分大きいことが必要である。このように電極⑨にはバイアス調整手段を有するバイアス印加手段⑬⑭⑮が付設されている。従って、例えば第1図で述べた帯電電荷と反対符号の電荷が、交流電圧の特定の位相角の時に被エッティング物表面へと流れ込むため、帯電現象によると考えられる異常なエッティングプロファイルは発生しない。その結果、アンダカットのない垂直な壁と平滑な面をもったエッティングが達成された。

また、第4図は、第3図において、直流電圧を変化した時のシリコンとシリコン酸化膜のエッティング速度を示すものである。ただしガスは炭素及

(7)

ン、ポリエステル等を數いてもこの直流電圧が交流電圧に相乗されている故に、前記作用効果としては同じである。

以上に示した様に、交流電圧に相乗した直流電圧をプラズマ内に負かれた被エッティング物載置の電極に印加することにより、正イオンを垂直に入射させてアンダカットのないシリコンエッティングを達成することができる。そして、シリコン(ポリシリコンも同様)と酸化シリコンとの積層膜に適用して有効である。

また、直流電圧が交流的に印加されるために、第2図に示したような異常なエッティングは生じず、又、バイアスの値とともにシリコンの方がシリコン酸化膜よりも充分速くエッティングされるということも明らかになった。又、このバイアス値を選ぶことによって選択性を逆転させることができることは大きな利点である。

#### 4. 図面の簡単な説明

第1図は載置電極への直流電圧印加テストを説明する為の装置断面図、第2図はそのエッティング

びハロゲン元素を含む反応性ガスである $CF_4$ 、放電圧力は0.003Torr、RF電力300Wである。また、直流電圧は正イオンが引出されるように印加されている。このグラフよりわかるように、直流バイアスが増加すると $SiO_2$ のエッティング速度にはほぼ直線的に減少し、一方、Siのエッティング速度は大きくなり、その結果選択性も大きくなる。この現象についての理論的解明は、まだ行われていないがプラズマ化学とイオン衝撃の複合的効果によるものと考えられる。

ここで示したエッティング特性は、電極⑨がプラズマ内に入っていても、あるいはプラズマから離れたアフタクローザーの所においても得られ、また、該電極に対向電極⑩を設け、これを浮遊状態もしくは接地状態にしてもほぼ同じ結果が得られる。また、直流電圧を交流電圧に相乗する方法は、第5図に示すように交流電圧発生源⑬を新たに設けて、基本的には容量⑬およびコイル⑮により直流電圧⑨を相乗してもよい。さらに被エッティング物⑭⑯と電極⑨⑩の間に誘電体物質、例えばテフロ

(8)

の断面形状を示す断面図、第3図-第4図は本発明の実施例を説明するための装置断面図、第5図は本発明方法によりエッティングした時のエッティング特性を示す特性図、第6図は本発明の他の実施例を説明する為の装置断面図である。

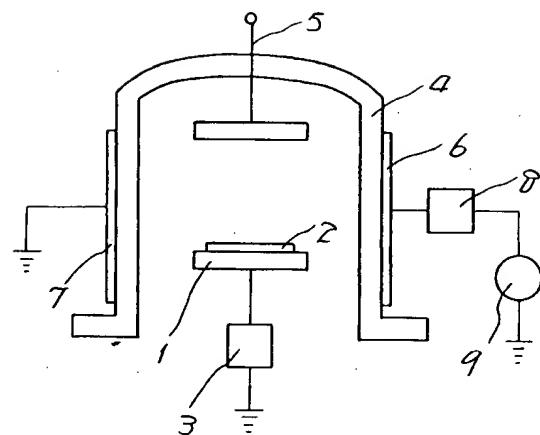
#### 図において

- (1), (2), (3) … 直流電圧印加するための電極
- (2), (6), (14) … 被エッティング物
- (3), (22), (23) … 直流電源
- (4), (24), (26) … 石英製のベルジャ
- (5), (15), (27) … (1) (2) (3) の対向電極
- (6), (7), (16), (17), (28), (29) … プラズマ発生用電極
- (8), (20), (30) … 整合回路
- (9), (21), (31) … 高周波電極
- (10) … レジスト
- (11), (12) … シリコン
- (23), (30) … コイル
- (32) … キャパシタンス
- (33) … 交流電圧発生源

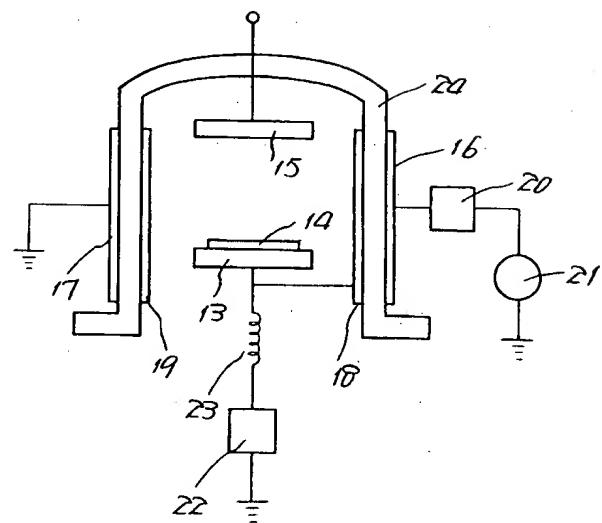
代理人弁理士 則近憲佑  
(ほか1名)

(9)

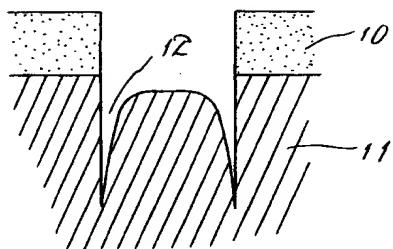
第 1 図



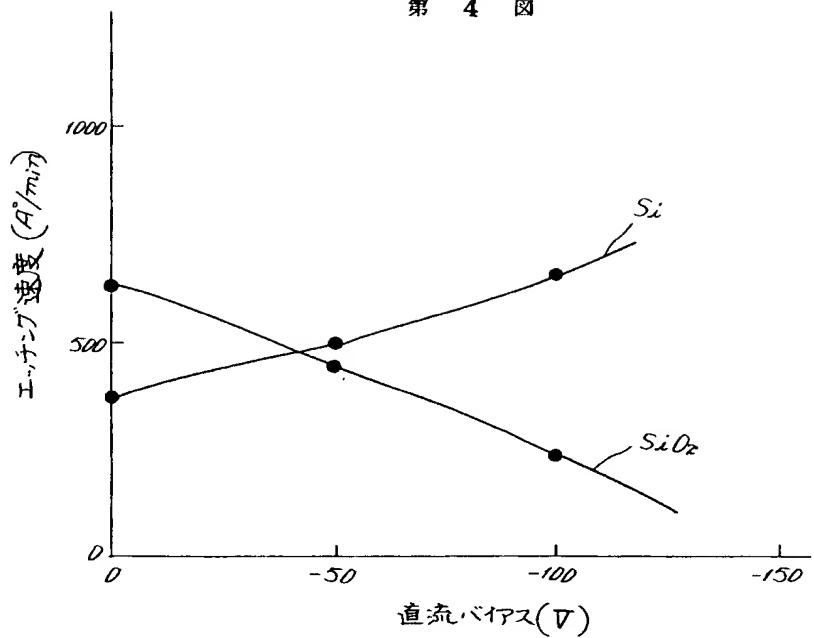
第 3 図



第 2 図



第 4 図



第 5 図

